

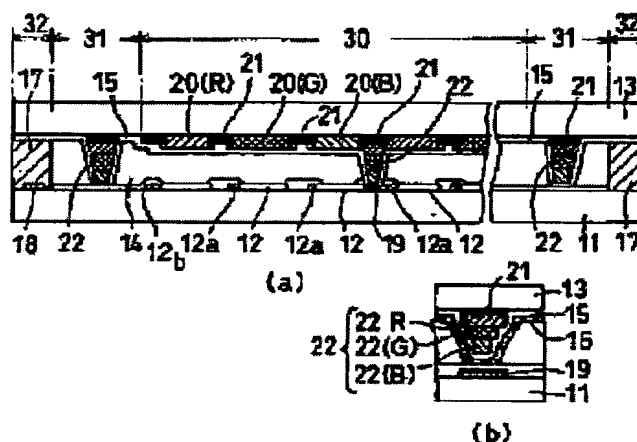
LIQUID CRYSTAL DISPLAY DEVICE

Publication number: JP10153797
Publication date: 1998-06-09
Inventor: NAKAMURA HIROYOSHI
Applicant: TOKYO SHIBAURA ELECTRIC CO
Classification:
 - international: G02F1/1339; G02F1/136; G02F1/1368; H01L29/786; G02F1/13;
 H01L29/66; (IPC1-7): G02F1/136; G02F1/1339; H01L29/786
 - european:
Application number: JP19970069778 19970324
Priority number(s): JP19970069778 19970324; JP19960254962 19960926

Report a data error here

Abstract of JP10153797

PROBLEM TO BE SOLVED: To make a liquid crystal display device small-sized by reducing the frame area in the outer periphery of a display area, and to obtain excellent display picture quality, by uniforming liquid crystal cell thickness. **SOLUTION:** The liquid crystal display panel, which has two substrates 11 and 13 sealed off with a sealant 17 arranged in their periphery to sandwich a liquid crystal layer 14 has a driving circuit 18 arranged in the seal area 31 of the sealant 17. The sealant 17 contains no spacer agent and a spacer column 22 is arranged as a spacer material in display areas 30 and 31 where the liquid crystal layer is present. The spacer column is formed of laminates 22 (R), (G), and (B) of the same material with a color filter.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-153797

(43) 公開日 平成10年(1998) 6月9日

(51) Int. Cl.⁶
 G 0 2 F 1/136
 1/1339
 H 0 1 L 29/786

識別記号
 5 0 0
 5 0 0
 5 0 5

F I
 G 0 2 F 1/136 5 0 0
 1/1339 5 0 0
 5 0 5
 H 0 1 L 29/78 6 1 2 B

審査請求 未請求 請求項の数12 O L (全 10 頁)

(21) 出願番号 特願平9-69778
 (22) 出願日 平成9年(1997) 3月24日
 (31) 優先権主張番号 特願平8-254962
 (32) 優先日 平8(1996) 9月26日
 (33) 優先権主張国 日本 (J P)

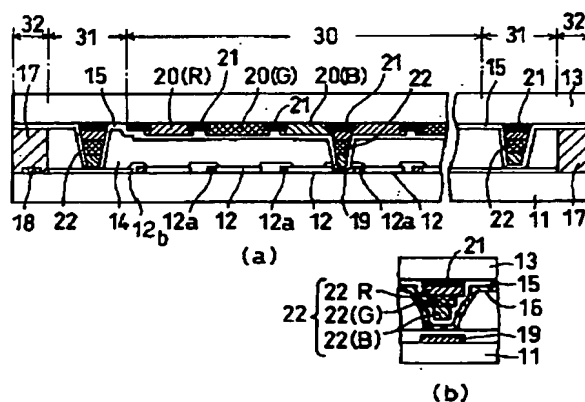
(71) 出願人 000003078
 株式会社東芝
 神奈川県川崎市幸区堀川町72番地
 (72) 発明者 中村 弘喜
 神奈川県横浜市磯子区新杉田町8番地 株
 式会社東芝横浜事業所内
 (74) 代理人 弁理士 大胡 典夫 (外1名)

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 表示領域外周の額縁領域の縮小して小形化をはかり、液晶セル厚の均一化により良好な表示画質を得る。

【解決手段】 2枚の基板11、13間を周辺に配置したシール剤17でシールし、液晶層14を挟持した液晶表示パネルにおいて、シール剤のシール領域31に駆動回路18を配置する。シール剤17内に間隙剤を含有させず、液晶層のある表示領域30、31にスペーサ柱22の間隙材を配置する。スペーサ柱はカラーフィルタと同一材の積層22(R)、(G)、(B)で構成することができる。



【特許請求の範囲】

【請求項 1】 有効表示領域にマトリクス状に配列された複数の画素電極およびこれらの画素電極それぞれに接続された駆動素子を有する第一の電極基板と、この第一の電極基板上で前記有効表示領域の周囲に設けられた前記駆動素子を駆動する駆動回路と、対向電極を有し前記第一の電極基板に液晶層を挟持する間隙を隔てて対向配置される第二の電極基板と、前記有効表示領域およびこの有効表示領域外周部を囲むシール領域で前記第一電極基板および第二の電極基板を接着するシール手段とを有する液晶表示装置において、前記駆動回路の少なくとも一部が前記シール領域内に配置され、前記シール手段が少なくとも前記駆動回路部分で前記間隙の厚さを制御するスペーサ柱からなる間隙材を実質的に含有しておらず、前記間隙材が、前記シール領域に囲まれる前記間隙内に配置されることを特徴とする液晶表示装置。

【請求項 2】 前記第一の電極基板もしくは第二の電極基板の少なくとも一方が遮光領域を有し、前記有効表示領域内の間隙材が、前記遮光領域に選択的に配置されることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 前記間隙材は円柱状、角柱状、帯状のいずれかのすくなくとも一つもしくは複数の組み合わせで構成されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】 前記間隙材は、透明部材で形成されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 5】 前記間隙材は、着色部材で形成されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 6】 前記着色部材からなる間隙材の少なくとも一部は、前記駆動回路の上の少なくとも一部に配置されていることを特徴とする請求項 5 記載の液晶表示装置。

【請求項 7】 前記間隙材の一部は、前記シール手段に囲まれた有効表示領域外周部に沿って配置されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 8】 前記間隙材の一部が、前記シール手段に接していることを特徴とする請求項 7 記載の液晶表示装置。

【請求項 9】 前記間隙材の少なくとも一部は、前記駆動回路の上の少なくとも一部にも配置されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 10】 有効表示領域と有効表示領域外周部に配置される前記間隙材の密度が、前記有効表示領域と有効表示領域外周部とで異なることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 11】 前記間隙材が、前記有効表示領域内には形成されていないことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 12】 前記駆動回路の信号引き出し線を、前記第一の電極基板の端面を経由して、前記第一の電極基板

の裏面まで延在することを特徴とする請求項 1 記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は液晶表示装置に係わり、特に画素電極が形成される同一基板上に駆動回路が形成される、駆動回路一体型の液晶表示装置に関する。

【0002】

【従来の技術】 高密度且つ大容量でありながら高機能更に高精細を得る液晶表示装置のうち薄膜トランジスタ T F T を制御装置として備えたアクティブマトリクス型液晶表示装置が、接続する画素電極間のクロストークがなく、高コントラスト表示が得られると共に、透過型表示が可能であり且つ、大画面化も容易である等の理由から多用されている。

【0003】 この液晶表示装置に用いるアクティブマトリクス基板としては従来、駆動素子として、アモルファスシリコン薄膜トランジスタ（以下 a - S i T F T と称する）を用いたものと、ポリシリコン薄膜トランジスタ（以下 p - S i T F T と称する）を用いたものが開発され製品化されている。このうち、p - S i T F T は、p - S i T F T 中の電子の移動度が高く、a - S i T F T に比し、駆動素子のサイズを小型化でき、画素電極の開口率向上を計れると共に、その駆動回路がアクティブマトリクス基板上に一体的に形成されるものである。従って、駆動用の I C 等が不要となり、その実装工程も省力化でき、ひいては装置の低コスト化が実現でき、更にアクティブマトリクス基板上の表示領域周縁の額縁領域の縮小も可能となることからその開発が促進されている。

【0004】 すなわち、液晶表示装置は 2 枚の電極基板とシール領域とで囲まれた液晶層を有する表示領域と、シール領域外周の 2 枚の電極基板の縁辺の額縁領域とからなり、さらに、表示領域は実際の表示画面を構成する有効表示領域とこの有効表示領域とシール領域の間に配置される余白部分すなわち有効表示領域外周部とからなる。

【0005】 この液晶表示装置は画面の均一表示のために有効表示領域全域にわたって液晶層厚が一定でなくてはならず、2 枚の基板の間隔を同一にすることが必須要件であり、このため、（1）有効表示領域内に微小な球状の間隙材を分布させる、（2）2 枚の基板をシールするシール剤内に前記球状間隙材または同径のガラスファイバーを混入させる、ことにより間隙材で基板間隔を制御するようにしている。

【0006】 p - S i T F T で画素電極の駆動素子を構成し、同じ p - S i T F T で駆動素子の駆動回路を同一電極基板上に一体に形成する構成では、駆動回路のシール領域に対する配置関係が問題になる。

【0007】 シール領域の外周の額縁領域に配置する構造は、ガラス基板のサイズをシール領域から大きくはみ

ださせて、ここに駆動回路を形成するので、表示セルの小形化が難しい。

【0008】駆動回路をシール領域内側の有効表示領域外周部に配置する構造（特開昭62-251723号公報など）は、駆動回路全体の上に液晶層が配置されるので、液晶に直流電界が印加される部分が広いために信頼性上問題がある。そこで、シール領域に駆動回路を配置する提案がなされている（米国特許第5148301号明細書）。

【0009】この構造はシール領域を有効に利用するので液晶セルの小形化に適している。しかし、駆動回路上に配置されるシール剤にセル厚を制御する間隙材を用いることが製造時の歩留まりが低下するという問題が生じやすいという問題がある。更に、矩形のアクティブマトリクス基板上において、駆動回路が、表示領域外周の縦、横の各一辺にのみ設けられるような場合は、表示領域外周の駆動回路部にシール手段を配置して囲むと、駆動回路が設けられる辺と、これと相対向する駆動回路のない辺とでは、駆動回路の高さ分だけ、ガラスファイバーに規制されるセル厚が異なり、両基板間の間隙が不均一となり、表示不良を生じるという問題を有していた。

【0010】これに関しては、特開平2-242230号公報で駆動回路がない辺にも疑似駆動回路パターンを配置することを提案している。この疑似駆動回路パターンの形成により駆動回路部にシール手段を配置してもセル厚むらを低減できることが示されている。但し、ガラスファイバー等のセル厚制御部材を用いると上記と同様に駆動回路の歩留まり低下が問題となる。

【0011】

【発明が解決しようとする課題】従来、 $p-Si TFT$ を駆動素子として用いる駆動回路一体型の液晶表示装置にあっては、アクティブマトリクス基板および対向基板を接着するシール剤のシール領域を、アクティブマトリクス基板上の駆動回路を基板の額縁領域に設けるか、もしくは駆動回路の外周に設けていた。

【0012】このため、アクティブマトリクス基板上に駆動回路が一体的に形成されているにもかかわらず、表示領域周囲の額縁領域が大きくなり、ひいてはこれらを使用した液晶表示装置の小型軽量化が妨げられると共に、複数枚の液晶表示パネルを近接設置できず、見開き型の液晶表示装置や大型液晶表示装置への適用が不能とされるという問題を生じていた。

【0013】駆動回路をシール領域に設ける構造はシール剤に含まれるセル厚を規制するガラスファイバーにより駆動回路が損傷されたり或いは駆動回路の有無に応じてセル厚が不均一となる。更に、シール剤に含まれるガラスファイバーが堅く、変形を生じないため、表示領域から駆動回路に達する間のシール領域を通過する信号線或いは走査線の引き出し線が、ガラスファイバーに加圧

されて破損され不良を生じるという恐れも有していた。

【0014】そこで、本発明は上記課題を除去するもので、駆動回路一体型の液晶表示装置において、表示領域外周の額縁領域の縮小を図ることにより、小型軽量の液晶表示装置を得ると共に、更には液晶セル厚の均一化により良好な表示画質を有する液晶表示装置を提供することを目的とする。更に本発明は、セル厚を制御する間隙材による駆動回路或いは、信号線や引き出し線の破損による不良品の発生を防止することにより、液晶セル形成時の歩留まり向上によるコストの低減を可能とする液晶表示装置を提供することを目的とする。

【0015】

【課題を解決するための手段】本発明は、有効表示領域にマトリクス状に配列された複数の画素電極およびこれらの画素電極それぞれに接続された駆動素子を有する第一の電極基板と、この第一の電極基板上で前記有効表示領域の周囲に設けられ前記駆動素子を駆動する駆動回路と、対向電極を有し前記第一の電極基板に液晶層を挟持する間隙を隔てて対向配置される第二の電極基板と、前記有効表示領域およびこの有効表示領域外周部を囲むシール領域で前記第一電極基板および第二の電極基板を接着するシール手段とを有する液晶表示装置において、前記駆動回路の少なくとも一部が前記シール領域内に配置され、前記シール手段が少なくとも前記駆動回路部分で前記間隙の厚さを制御するスペーサ柱からなる間隙材を実質的に含有しておらず、前記間隙材が、前記シール領域に囲まれる前記間隙内に配置されることを特徴とする液晶表示装置を提供するものである。また、前記有効表示領域内の間隙材が、前記第一の電極基板もしくは第二の電極基板の少なくとも一方の遮光領域に選択的に配置されることを特徴とする。また、前記間隙材は、円柱状、角柱状、帯状のいずれかの少なくとも一つもしくは複数の組み合わせで構成されていることを特徴とする。

【0016】また、前記間隙材は、透明部材で形成されていることを特徴とする。また、前記間隙材は、着色部材で形成されていることを特徴とする。また、前記着色部材からなる間隙材の少なくとも一部は、前記駆動回路の上の少なくとも一部に配置されていることを特徴とする。

【0017】また、前記間隙材の一部は、前記シール手段に沿って配置されていることを特徴とする。

【0018】また、前記シール手段に沿って配置された間隙材の一部が、前記シール手段に接していることを特徴とする。

【0019】また、前記有効表示領域内の間隙材の密度と、前記有効表示領域とシール手段との間の領域に間隙材の密度とが異なることを特徴とする。

【0020】また、前記間隙材が、前記有効表示領域内には形成されていないことを特徴とする。また、前記駆動回路の信号引き出し線を、前記第一の電極基板の端面

を經由して、前記第一の電極基板の裏面まで延材することとを特徴とする。

【0021】

【発明の実施の形態】本発明は上記のように構成され、アクティブマトリクス基板および対向基板間に形成される間隙を、間隙の厚さを制御する制御手段を含有しないシール手段によって駆動回路を含む接着領域にて囲んで液晶セルを形成することにより、制御手段により駆動回路の損傷による歩留まりの低減を生じることなくシール領域外周の額縁領域を縮小し、液晶表示装置の小型軽量化を図り、更に縦目領域の縮小により複数の液晶表示装置を近接配置した大画面表示装置或いは複数画面表示装置への適用を行うものである。

【0022】また本発明は、シール手段のシール領域における駆動回路の有無に関わらずアクティブマトリクス基板および対向基板間の間隙を均一化でき、表示画質を向上するものである。

【0023】以下、上記で説明したセル厚制御のためのスペーサ柱を形成する複数の実施の形態について説明する。

【0024】まず、対向基板にカラーフィルタを有するもので、その開口部のカラーフィルタの部材と同一のもので非開口部および周辺部にカラーフィルタ層を重ねてスペーサ柱を形成する実施の形態1を図1を用いて説明し、次に今度はアクティブマトリクス基板上にカラーフィルタを形成する場合の同じスペーサ柱を形成する実施の形態2を図2を用いて説明する。そして、更にカラーフィルタを有しない場合のスペーサ柱を形成する実施の形態3を図3を用いて説明する。

【0025】（実施の形態1）対向基板側にカラーフィルタを有する場合の本発明の実施の形態1を図1に示す。

【0026】図1（a）、（b）のように、本実施の形態では、第一の電極基板すなわち画素電極12を有するアクティブマトリクス基板11と、第二の電極基板すなわちカラーフィルタ20を有する対向基板13とが対向配置され、この2枚の基板間に液晶層14が注入されている。

【0027】対向基板13は有効表示領域30を含んで画素に対応してストライプ状のR（赤）、G（緑）、B（青）の複色色の表示用着色層（カラーフィルタ）20が形成されている。隣接する画素12の間隙には遮光層21が配置されており、この遮光層21上に2枚の基板間距離を保持するための表示用着色層と同材料22

（R）（G）（B）を積層して間隙材22がスペーサ柱部として形成、配置されている。

【0028】更に、表示用着色層と間隙材が形成された基板の全面に透明電極15、配向膜16が順次形成されている。なお、有効表示領域30とは、液晶表示装置としたときの光が透過する領域、即ち全画素の開口領域を

含むものである。

【0029】図1は、カラーフィルタ基板13上のスペーサ柱部22と画素開口部30のカラーフィルタ層20の各々の断面図である。図1（b）に示すように、表示用着色層と間隙材とは離間して配置され、且つ、間隙材22は島状に配置されている。間隙材用着色層は、円柱状もしくは角柱状でかつ各々の間隙材用着色層のサイズが異なるように、すなわち、遮光層21側の間隙材用着色層22（R）から22（G）、22（B）と上層の積層ほど大きさが小さくなるように形成されている。

【0030】ここで、液晶層の液晶分子は、配向処理された配向膜により配向が決るが、間隙材22の存在により、間隙材付近の液晶分子の配向は一定でないため、配向不良となる。このため、開口部領域の間隙、すなわち、遮光領域に、間隙材を配置することにより間隙材付近の配向不良表示が隠され、表示不良領域が目視されないようにすることができる。

【0031】また、上記の間隙材は液晶の注入口付近にも配置することにより注入口周辺でのセル厚むらを発生しにくくすることが望ましい。更に、上記の実施の形態に示したような表示領域のすぐ周辺すなわち有効表示領域外周部もしくはダミー画素領域にもシール剤に沿って形成するとよい。その場合の間隙材形状は表示領域内と同じものに限定されることなく最適化すればよいことはいうまでもない。また、カラーフィルタ層の一層もしくは多層、さらには遮光層との重ね合わせで有効表示領域外に形成してもよいことはいうまでもない。

【0032】次に、カラーフィルタ基板13の製造方法についてを説明する。

【0033】絶縁基板13として1.1mmの厚みの無アルカリガラス上にアルカリ現像可能な光硬化型アクリル樹脂にカーボンブラックを分散させた材料をスピナーで塗布する。これを、90℃、10分の乾燥後、所定のパターン形状のフォトリソマスクを用いて300mj/cm²の露光量で露光した後pH11.5のアルカリ性水溶液にて現像し、200℃、1時間の焼成にて膜厚1.5μmの格子状パターンの遮光膜を形成した。

【0034】この遮光膜21を形成した絶縁基板13上に、アルカリ現像可能な市販の赤色着色レジストCR-2000（富士ハントテクノロジー（株））をスピナーにより塗布、仮焼成後、表示用着色層パターン、円形状の間隙材用着色層パターン、液晶注入口付近に対応した島状間隙材パターンが形成されたマスクを用いて、100mj/cm²の露光量で露光したあとpH11.5の現像液で現像する。その後、200℃で1時間焼成し、膜厚1.5μmの表示着色層20（R）、および遮光膜21上にスペーサ柱となる間隙材用着色層22

（R）を形成した。

【0035】その後、同様にして緑と青の表示用着色層パターン20（G）、20（B）、間隙材用着色層パタ

ーン22 (G), 22 (B) を、各々膜厚1.5 μm 形成し、間隙材部22においてはそれぞれの色のパターンの大きさを変えることにより上記のような間隙材形状を達成した。

【0036】すなわち、このようにして形成された間隙材は、遮光層の上に赤色の円柱状間隙材用着色層22 (R)、緑色の円柱状間隙材用着色層22 (G)、青色の円柱状間隙材用着色層22 (B) の3色の間隙材用着色層が積層された錐形形状をして高さ4.5 μm である。

【0037】このように積層するに従って間隙材の大きさを小さくしたのは、積層時のマスクずれを考慮したものである。このため、基板の反りがあっても実効的な間隙材太さを基板面内または、ロット間で一定とすることができる。また、間隙材22は3色積層して作成したが4層以上を積層しても良く、所定の基板間距離を得るために積層を変えても良い。

【0038】さらに、このスペーサ柱22有効表示領域外周部31にも配置する。

【0039】次に、このカラーフィルタ基板上にITOからなる透明電極15を前面に形成した。そして、この透明電極を形成したカラーフィルタ基板の上にポリイミドを塗布、これを配向処理して配向膜16を形成して、カラーフィルタ基板13を形成した。そして、透明画素電極12およびTFTスイッチング素子12aをマトリクス配置し、外周に駆動回路18を形成したアクティブマトリクス基板11にも同様に配向膜（図示せず）を形成し、液晶注入部を残してシール剤17を駆動回路56がある有効表示領域外のシール領域32に設けて、各々の基板を対向配置し張合わせた。シール剤17中に間隙剤を混入しない。なお、符号12cは保護膜を示す。その後、液晶注入部より液晶を注入して液晶層を設け、液晶注入部を紫外線硬化樹脂で封止して液晶表示装置を形成した。

【0040】2枚の基板を張合わせる際に、カラーフィルタ基板側からもっとも遠い間隙材用着色層22

(B)、すなわちアクティブマトリクス基板11側に隣接する側の間隙材用着色層が、アクティブマトリクス基板の下層配線である走査線19上に配置されるように、走査線により2枚の基板の位置決めを行った。このように下層配線上に間隙材22を形成したため、アクティブマトリクス基板11側の電極とカラーフィルタ基板13側の間隙材22上に形成される電極15との間に、下層配線である走査線の上に形成されている層間絶縁膜や配向膜16が存在することになり、アクティブマトリクス基板の走査線とカラーフィルタ基板側の間隙材上に形成される電極との短絡を防止することができる。

【0041】（実施の形態2）図2により、アクティブマトリクス基板41上にカラーフィルタ50を形成するとともにスペーサ柱51も同時にカラーフィルタ層を用

いて形成する実施の形態2について説明する。

【0042】上記実施の形態1では、カラーフィルタを有する液晶表示装置において、対向基板13側に形成するカラーフィルタ材を用いて間隙材22を形成したものであるが、実施の形態2では窒化シリコン膜51と赤、緑、青各色のカラーフィルタ層50 (R), (G),

(B)を用いてアクティブマトリクス基板41上の画素領域に一色ずつ形成し、第三のコンタクトホールでITO画素電極42とTFT42aのソース領域の接続をとることによりアクティブマトリクス基板41上にカラーフィルタを形成するものである。

【0043】この画素電極42による画素の開口領域にカラーフィルタ層50を形成すると同時に上記の実施の形態1と同様に3色の着色層52 (R), (G),

(B)で遮光領域にスペーサ柱52を形成する。アクティブマトリクス基板41上に画素電極となるITO層を成膜し、画素電極部をパターニングする際にスペーサ柱部52とITO膜はエッチング除去する。

【0044】カラーフィルタ50の形成方法について説明すると、基板41にp-SiTFT42aを形成した後にITOからなる画素電極42を形成する前に、第三の絶縁層としての窒化シリコン膜51を形成し、その後アクティブマトリクス基板41上に、多官能アクリレート of 透明感光性樹脂に緑色顔料を分散させた感光性着色樹脂を塗布し、プリベーク後、カラーフィルタえ50として残される部分を露光することにより感光性着色樹脂が重合する。

【0045】次に、現像を行い未露光部分を除去してポストベークを行い、緑色のパターニング50 (G), 52 (G)を完成させた。更に、同様の工程を繰り返して他の赤色および青色のパターニング50 (R),

(B)、52 (R), (B)を行った。この工程の前に図2 (a)のように有効表示領域外周部71および駆動回路部60上を黒色レジスト層61で覆い、さらに有効表示領域70内の遮光部にスペーサ柱52を形成する際に、少なくとも青色層52 (B)を有効表示領域外周の黒レジスト層61の上に重ねて配置して有効表示領域70と外周部71との境の明確化と駆動回路60の遮光を達成するようにした。

【0046】この有効表示領域の外周部71はスペーサ柱の基礎の底辺層として黒レジスト層61および青色層52 (B)が連続して形成されていてもよいことはいうまでもない。

【0047】図5にスペーサ柱の表示領域における断面形状、配置を示す。図5 (a)に示すようにシール剤45に接する内側にドット柱状間隙材52aのみならず、図5 (b)の壁状間隙材52b、図5 (c)の帯状間隙材52cを配置している構造であり、スペーサ柱構造が形成されセル厚が一定に保てるものであればどのような断面構造であってもよいことはいうまでもない。なお符号

60は駆動回路を示し、シール領域72に配置される。

【0048】また、図2では駆動回路60の上にはスペーサ柱を形成しない構造を示したが、信号線駆動回路および走査線駆動回路の幅がシール幅よりも広い場合やセル厚を正確に制御する目的で駆動回路上にもスペーサ柱を形成してもよいことはもちろんいうまでもない。この場合も駆動回路部上の間隙材であるカラーフィルタ層が堅くないことと駆動回路上に黒レジスト層を含む緩衝層が配置されていることもあり歩留まりは低下することがない。もちろん、駆動回路には少なくとも一色の着色層を形成する、もしくは複数層重ねることにより駆動回路部のパターンにより発生している凹凸を平坦化するという効果もあることはいうまでもない。

【0049】次に、TFT42aのソース領域と繋がるコンタクトホールを形成し、ITOからなる画素電極42を成膜しパターンニングを行った。この時、当然ITO電極は画素のTFT42aのソース部と接続される。

【0050】更に、ポリイミド等からなる配向膜47を塗布し、配向処理を施し、同様な工程で配向膜を形成し、かつ、共通電極44を配置した対向基板43を間隙剤を含有しないシール剤45を介して所望のセル厚を保って組立てた後に、液晶注入口が液晶を注入し、その後入口を封止材で封じて液晶パネルを完成させた。

【0051】ここで、カラーフィルタ層が液晶層46となるべく接しない方が信頼性的には有効であるため、配向膜47を塗布するまえにもう一層透明有機層もしくは透明無機層を少なくとも有効表示領域上に配置後に配向膜を形成した方が望ましいことはいうまでもない。

【0052】上記の工程で、駆動回路部60にも着色層50を形成することにより、上記図5(a)のように各々の駆動回路が表示領域外の片側のみに配置された構造においても、駆動回路部がある辺62とない辺63での高さがほぼ等しくするような平坦化が可能であり、駆動回路幅が大きく駆動回路上にもスペーサ柱を形成する場合でも液晶セル形成時にセル厚むらを生じにくい。

【0053】この平坦化効果に加えて、シール領域の内側すなわち表示領域に間隙材を配置し、駆動回路上にシール領域を設けた場合に生じやすい駆動回路破壊を抑制する効果や上記駆動回路部に対して上部から入射する光が着色層で吸収されるために遮光の作用と有効表示領域を規定する効果も有する。

【0054】また、上記のような構造では対向基板43には遮光層が不要となるために、対向基板の位置合わせが必要なくなり開口率の改善とともに工程削減が可能となり歩留まりも改善されるという利点もある。この時、駆動回路部への光入射を防ぐという効果に対しては、黒レジスト等の着色層の他にカラーフィルタ層50としてp-Siの吸収係数が高い低波長側の光を低減するために青もしくは緑等の低波長側の着色層50(G)、50(B)の方が望ましい。

【0055】有効表示領域の間隙材密度としては、例えば10 μm 角のスペーサ柱の場合は5000乃至80000 μm^2 の面積に1個程度が最適である。この密度については以下の実施の形態で示すスペーサ柱の場合も含め先端部の間隙材断面積に概略比例した密度で考えればよい。

【0056】ここで、密度が高すぎると液晶セルの温度変化等に対する機械変形に対する自由度が減るために特に、表示サイズが大きい場合に温度サイクルや低温・高温試験で問題を生じやすいので最適化することが望ましい。このため、例えばドットサイズとしては80 μm ×240 μm で1024×3×768の画素を有するXGAパネルでは有効表示領域のスペーサ柱としては底辺が20 μm 角で各層を重ねて先端部がで10 μm 角のものでは2画素に1個の割合でスペーサ柱を形成した。

【0057】そして、スペーサ柱は有効表示領域にのみ形成してもよいが、シール手段と有効表示領域との間の外周部領域に形成してもよいことはいうまでもなく、更に液晶表示装置の形状や駆動回路配置等により有効表示領域の間隙材密度と有効表示領域外の間隙材密度を最適化するように変えてもよいことはいうまでもない。

【0058】すなわち、有効表示領域の間隙材密度としては有効表示領域よりも高い密度に配置した方が周辺セル厚むらをなくすためには有効である。その場合は、有効表示領域のスペーサ柱と同様なドット状のスペーサ柱を図5(a)のように密に配置してもよいが、また図5(b)、(c)のように帯状もしくは壁状のように連続して長く形成する場合が効果的な場合もある(有効表示領域のスペーサ柱は図示せず)。そうすることにより、よりセル厚むらのない液晶表示装置を歩留よく製造することができ、またセル厚のばらつきも少なくすることができる。また、上記のスペーサ柱は液晶の注入口付近も含めた四隅にも配置することにより注入口周辺でのセル厚むらや周辺のセル厚むらを発生しにくくすることが望ましい。

【0059】上記の有効表示領域とシール領域との間の有効表示領域外周部とは有効表示領域と駆動回路部との間になり、表示領域内の走査線や信号線の延長領域であり駆動回路にそれぞれが接続される途中部分にあたる。このため、望ましくは各引き出し配線(信号線や走査線)の隙間に間隙材を配置することが望ましい。もちろん、駆動回路が表示部のそれぞれ一辺にしかない片側駆動の場合は駆動回路がない方の表示領域の外側にも配置するとよい。更に、シール剤に沿って間隙材帯もしくは間隙材壁を形成する場合には黒レジスト等の遮光層も含め3色のカラーフィルタを重ねるとよい。また、カラーフィルタ層と黒レジストとの形成順序を変えてもよいことはいうまでもなく、例えばカラーフィルタ層の上に柱構造を黒レジストで形成してもよいことは言うまでもない。

【0060】（実施の形態3）次に、カラーフィルタが不要な液晶パネル、例えばプロジェクタ用液晶パネルの場合のスペーサ柱を形成する本発明の実施の形態3について説明する。画素のサイズとしては $78\mu\text{m}$ 角であり、画素数は 640×480 の2.5インチのVGAパネルである。

【0061】上記のような、カラーフィルタを有しない液晶パネルの場合には、光硬化性樹脂等を用いてアクティブマトリクス基板上もしくは対向基板上に間隙材となる柱を形成すればよい。

【0062】以下、アクティブマトリクス基板側に形成する場合の本発明に係わる液晶表示装置の実施の形態を、図3および図4に基づいて詳細に説明する。

【0063】図において、アクティブマトリクス基板81は、ガラス基板上に画素スイッチング用p-Si TFT82および映像信号電圧を印加するための信号線83、p-Si TFTのゲートにゲート電圧を印加するための走査線84、および透明電極をエッチングによりパターンニングしてなる画素電極85を形成して画素の主要部を作成するとともに同時に走査線駆動回路86および信号線駆動回路87を作製する。

【0064】p-Si TFT82は、ガラス基板上にアモルファスシリコン膜をCVD法で成膜後レーザーアニール法で多結晶シリコン膜を形成し、島状にパターンニングしてゲート絶縁膜となる第一の絶縁膜88を形成し、ゲート電極84aをパターン形成し、ソース・ドレイン領域にセルフアラインで不純物を注入する。そして、このとき、補助容量部は、多結晶シリコン膜の延長部とゲート電極と同じ材料で構成される補助容量線89との間で形成するようにする。ゲート電極84a上に酸化シリコンからなる第二の絶縁層90を形成し、ソース、ドレイン部とのコンタクトホールを形成しA1からなる金属配線91を形成した。画素スイッチング用TFT82はp-チャンネルトランジスタで構成するが、駆動回路部はn-チャンネルとp-チャンネルのCMOS構造で形成するためにソース・ドレイン領域形成の不純物注入はn-チャンネルとp-チャンネルとに分けて行った。

【0065】次に、保護膜としての第三の絶縁層92となる窒化シリコン膜を形成し、その上にアクリル樹脂からなる第四の絶縁層（第2層間絶縁膜）93を $4\mu\text{m}$ 形成し凹凸を平坦化した。平坦化層の厚さとしては、 $1\sim 6\mu\text{m}$ 程度が望ましい。次に、画素電極85の形成は第2層間絶縁膜93を形成する前でも後でもよいが、表示領域も平坦化することが望ましい。そのために平坦化後、コンタクトホールを形成しITOからなる画素電極85を形成した。

【0066】平坦化第2層間絶縁膜はアクリル樹脂以外の有機層でも、またSOG（スピン、オン、ガラス）等の無機層であっても平坦化が有効に達成されるものであればどちらでもよいことはいうまでもない。また、有機

層と無機層の複合層で形成してもよいことはいうまでもない。このとき、複合層とするときは、有機層を形成した上で無機層を形成する方が平坦化の観点では望ましい。また、有機層としては、感光性のものを用いる方が工程が短縮されるが、感光性を有しないものを用いてもよいことはいうまでもない。

【0067】上記のようにして形成したアクティブマトリクス基板81上に平坦化層に用いた感光性アクリル樹脂を再び用いて今度は凸状の高さ $3.5\mu\text{m}$ の間隙材94を形成した有効表示領域の間隙材密度としては $5\mu\text{m}$ 径のものを3画素に1個の割で形成した。用いた感光性アクリル樹脂は、厚さが厚いために端面が垂直にはならないことに加えて、露光、現像、エッチング後に加熱・紫外線照射処理を施すと端面部が更になだらかになるという特徴を有している。ここで、感光性の柱形成材料としてはポジ型でもネガ型でもよいことはいうまでもないが工程中のゴミの影響が出にくいという観点からはネガ型の方が望ましい。

【0068】このため、次に配向膜（図示せず）を形成し配向処理を行う際にラビング不良問題を生じにくい。もちろん、間隙材94は絶縁性であれば感光性アクリル以外の有機層でも無機層であってもよく、更には透明でも非透明でもよいことはいうまでもない。但し、この時当初のアクリル樹脂の塗布厚よりも間隙材形成後の高さが一割程度減少するためそれを考慮しておく必要がある。そして、間隙材の側壁はなだらかになっていても液晶の配向が不十分だったり、正常部の液晶の電界に対する挙動と異なる場合があるため、間隙材の周囲も含めてアレイ基板の遮光部材を配置した方がよいことはいうまでもない。遮光領域とオーバーラップしない開口部に配置すると間隙材のスペーサ柱周辺部で光抜けが生じるためである。ここで、スペーサ柱を形成する場所は遮光領域であればよく、図4では画素TFT82の上にスペーサ柱94を形成している断面図を示しているが、例えば画素電極のコンタクトホールの上に形成してもよいことはいうまでもない。更に、スペーサ柱を形成する画素電極の上もしくは下に遮光層を配置してもよいことはいうまでもない。

【0069】次に、対向電極95を有する対向基板96上に配向膜（図示せず）を形成し配向処理を行うとともにシール領域を形成したものをアクティブマトリクス基板と張合わせて所望のセル厚になるように、かつ、均一なセル厚を得るために加圧し、その後、微小球のような間隙材を含まない、エポキシ系樹脂からなるシール剤97を硬化させる。

【0070】そして、従来通りシール封着領域の切り目部分から減圧注入法もしくは吸引注入法で Δn 値の大きな液晶98を注入し、その後注入口を封止材を用いて封止し液晶表示装置を形成した。ここで、セル厚を $3.5\mu\text{m}$ と小さくしたのは液晶の応答速度を上げるためであ

る。プロジェクト用では大画面表示で用いられるために応答速度の改善が求められているため、セル厚を低減しそれに対応する Δn 値の大きな液晶を用いた。

【0071】図3のように、平坦化層93は画素部のみ形成し駆動回路には形成しなくてもよいが、画素部のみならず信号線駆動回路や走査線駆動回路領域の上にも形成してもよいことは言うまでもない。その場合は、この第四絶縁層（平坦化層）94のシール領域と重なる領域の少なくとも一部はパターンニングにより除去した方がシール剤との接着性や信頼性の観点から望ましい。例えば、第四絶縁層が有機層のようなものである場合、シール剤と密着性が弱かったり、外部からの水分等の不純物侵入がシール剤の他に第四絶縁層を介する経路が生じるためである。もちろん、第四絶縁層とシール剤との接着性が良好な場合、例えば第四絶縁層が無機絶縁膜等であったり有機絶縁膜でも界面改善処理を施したり、有機絶縁層と無機絶縁層の多層構造とすることで除去しない構造にできる場合は除去しないでよいことは言うまでもない。

【0072】駆動回路部上に平坦化層（第四の絶縁層）を複合層で形成する場合、前記のようにアクリル樹脂層で平坦化層を形成した上でITO画素電極を形成した後画素電極上に更に窒化シリコンなどの保護層を形成する工程を利用することで、駆動回路部上に保護膜としての窒化シリコン膜に加え、アクリル樹脂からなる有機層と更に上部の窒化シリコンなどの無機層を2000オングストローム程度形成するようにしてもよい。無機層を重ねる方が信頼性という観点では望ましい。また、画素電極上の表示領域の前記窒化シリコンなどの無機層はそのまま残してもよいが、望ましくはITO画素電極部の無機層をエッチングして取り除いた方がよい。

【0073】また、無機層は有機層を形成した上に形成し、その後画素電極用のコンタクトホールを形成してITOからなる画素電極を形成してもよい。このときの無機層は有機層の保護の機能も有するが、厚さとしては1000～2000オングストローム程度形成すればよい。

【0074】また、プロジェクト用では表示装置は単独で用いられるために、有効表示領域とシール手段までの距離すなわち外周部の距離は比較的長く設定することができることと、更に高精細化を図る場合は表示サイズも低下することから、例えば2インチ以下のようなサイズとなった場合は有効表示領域内にはスペーサ柱を配置せずに有効表示領域とシール領域との間の領域のスペーサ柱だけでも十分にセル厚を一定に確保できるようにな

り、この場合も駆動回路の損傷もなく高歩留を達成することができる。もしくは、有効表示領域のスペーサ柱密度を少なくしてもよいことは言うまでもない。

【0075】また、液晶セルを形成する場合にアレイ基板よりも対向基板を大きくして形成する場合や、一枚の基板上に複数のアレイが形成されているものと同等の大きさの複数の対向基板が形成されている基板で同時に液晶セルを形成するような場合に、最終的に形成される液晶パネルのシール剤領域の外側の液晶が充填されない部分にもスペーサ柱を形成して最後に切り離すようにしてもよいことは言うまでもない。

【0076】

【発明の効果】以上説明したように本発明によれば、基板上にp-Si TFTなどにより駆動素子とともに駆動回路を形成した一体型の液晶表示パネルを、駆動回路を損傷する事なく、電極基板間の間隙を一定に保持できると共に、額縁領域の縮小を図れる事から、液晶表示装置の小型軽量化を実現でき、携帯情報端末等の小型の装置に適用できる。しかも液晶セル形成時の歩留向上により装置の低価格化も図れる。

【図面の簡単な説明】

【図1】（a）は本発明の実施の形態1の断面図、

（b）はその一部を取り出して示す断面図、

【図2】本発明の実施の形態2を示す断面図、（b）はその一部を取り出して示す断面図、

【図3】本発明の実施の形態3を示す断面図、

【図4】図3の一部を拡大して示す断面図、

【図5】（a）、（b）、（c）はそれぞれ本発明の変形例を示す平面図。

【符号の説明】

11：アクティブマトリクス基板

12：画素電極

12a：TFT

13：対向基板

14：液晶層

15：対向電極

17：シール剤

18：駆動回路

20：カラーフィルタ

21：遮光層

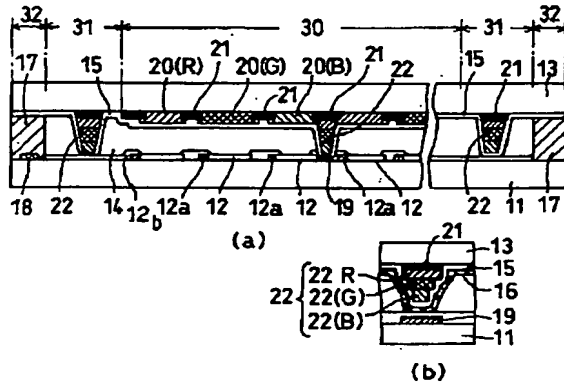
22：スペーサ柱

30：有効表示領域

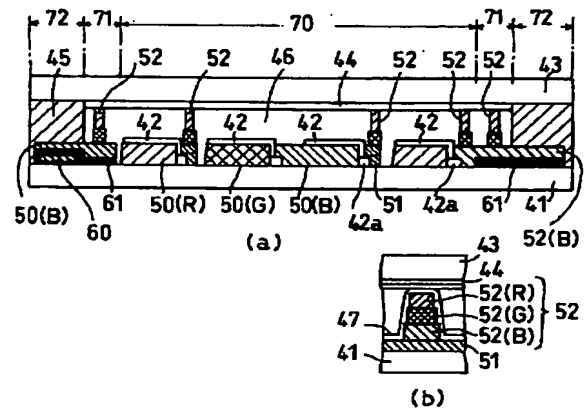
31：有効表示領域外周部

32：シール領域

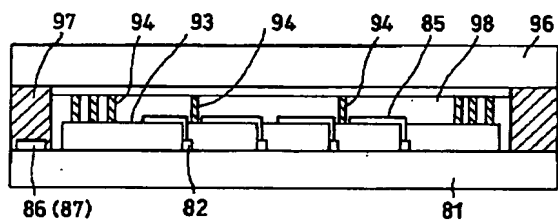
【図 1】



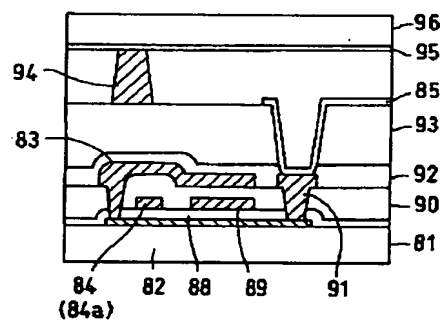
【図2】



【図 3】



【図4】



【図5】

